

# Stabilizatory LDO

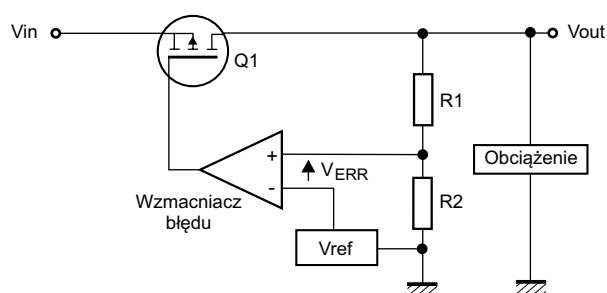
Jakub Wojciechowski

**S**tabilizatory LDO (*Low Dropout*) to układy regulacji dostarczające napięcie zasilające, których cechą jest mała różnica napięcia pomiędzy napięciem wejściowym i wyjściowym. W artykule opisano zasadę działania stabilizatorów LDO oraz przedstawiono kilka przykładów takich układów.

## Zasada działania stabilizatora LDO

Stabilizator LDO jest układem stabilizującym napięcie wyjściowe. Różnica napięć – *dropout* pomiędzy wejściem i wyjściem takiego regulatora jest bardzo mała. *Dropout* to spadek napięcia na stabilizatorze w czasie jego normalnego działania. Przykładem stabilizatora LDO może być układ LM2941 firmy National. Napięcie *dropout* tego stabilizatora jest równe 0.5V. Oznacza to, że jeżeli napięcie wyjściowe jest równe 5V, to minimalne napięcie wejściowe stabilizatora powinno być równe 5.5V. Dla porównania stabilizator LM7805 ma napięcie *dropout* 2V, co oznacza, że dla napięcia wyjściowego 5V minimalne napięcie wejściowe musi być równe 7V.

Na rysunku 1 przedstawiono schemat blokowy stabilizatora LDO.



Rys.1. Schemat blokowy stabilizatora LDO

Główne elementy stabilizatora to:

- źródło napięcia odniesienia,
- wzmacniacz błędów,
- element szeregowy – tranzystor  $Q1$  bipolarny lub MOSFET.

Spadek napięcia na elemencie szeregowym jest regulowany przez wzmacniacz błędów tak, aby uzyskać wymagane napięcie wyjściowe. Jeżeli na przykład prąd wyjściowy maleje, to napięcie wyjściowe wzrasta. Powoduje to wzrost napięcia  $V_{ERR}$  na wejściu wzmacniacza błędów. Napięcie wyjściowe wzmacniacza również narasta, powodując mniejsze przewodzenie tranzystora szeregowego. W wyniku tego napięcie wyjściowe zaczyna

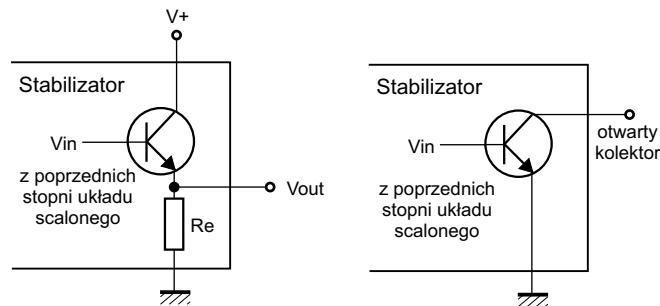
## Stabilizatory LDO

małe do normalnego poziomu. Działanie stabilizatora LDO jest analogiczne do działania zwykłego stabilizatora napięcia. Różnica polega na zastosowanym tranzystorze szeregowym.

W zwykłym stabilizatorze elementem szeregowym jest tranzystor bipolarny w układzie wspólny kolektor. W stabilizatorach LDO stosowane są tranzystory MOSFET w układzie otwarty dren lub tranzystory bipolarne w układzie otwarty kolektor.

Na rysunku 2 przedstawiono schematy połączeń wspólny / otwarty kolektor.

a) układ wspólny kolektor      b) układ otwarty kolektor



Rys.2. Połączenia wspólny / otwarty kolektor

W układzie wspólny kolektor emiter tranzystora jest wyjściem układu, baza wejściem napięcia ze wzmacniacza błędów, a napięcie zasilające jest podawane do wyprowadzenia kolektora.

W układzie otwarty kolektor, który stosowany jest w stabilizatorach LDO, sygnał z poprzednich stopni stabilizatora podawany jest do bazy (bramki) tranzystora szeregowego, kolektor jest niepodłączony wewnątrz układu scalonego, natomiast połączony jest do wyprowadzenia układu, emiter jest przyłączony do masy. Taka konfiguracja powoduje, że tranzystor łatwo się nasyci i spadek napięcia na tranzystorze szeregowym jest minimalny.

## Przykłady stabilizatorów LDO

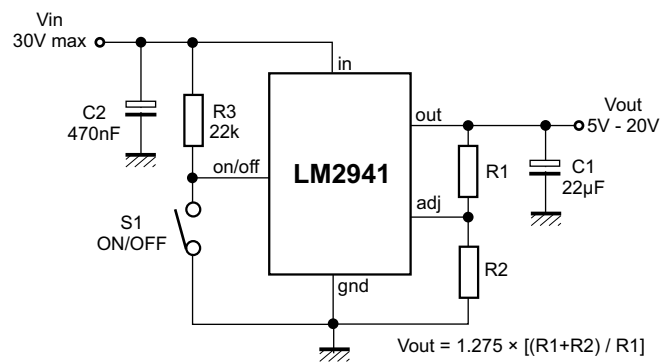
### LM2941

LM2941 jest układem firmy National. Na rysunku 3 przedstawiono schemat aplikacyjny tego układu.

LM2941 jest stabilizatorem LDO z regulowanym napięciem wyjściowym. Układ ma zabezpieczenie przed wzrostem temperatury, zabezpieczenie przed przepięciami na wejściu i zwarcie na wyjściu, zabezpieczenie przed odwrotną polaryzacją napięcia wejściowego. Napięcie wyjściowe może być regulowane w zakresie 5V - 20V przy prądzie wyjściowym 1A. Minimalny spadek napięcia pomiędzy wejściem a wyjściem układu (*dropout*) wynosi 0.5V.

Napięcie wyjściowe jest ustalane dzielnikiem R1, R2. Kondensator C2 filtruje napięcie wejściowe, kondensator C1 filtruje napięcie wyjściowe. Klucz S1 włącza lub wyłącza stabilizator. Rezystor R3 dostarcza prąd 300mA wymagany dla poprawnego działania układu, gdy klucz S1 jest otwarty.

Napięcie wyjściowe określone jest wzorem:



Rys.3. Schemat aplikacyjny układu LM2941

$$V_{out} = 1.275 \times [(R1+R2) / R1]$$

Wartość kondensatora C1 powinna być nie mniejsza niż 22µF dla zapewnienia stabilności układu.

### NCP2860

Układ NCP2860 to stabilizator LDO firmy ON Semiconductor. Na rysunku 4 przedstawiono schemat aplikacyjny układu.

Układ może dostarczyć prąd 300mA przy napięciu wyjściowym z zakresu 3V - 6V. Minimalna różnica napięć wejście-wyjście (*dropout*) wynosi 150mV. Wyprowadzenie SET pozwala na regulację napięcia wyjściowego poprzez dobór rezystorów R1, R2. Jeżeli wyprowadzenie SET jest zwarte do masy, to napięcie wyjściowe układu wynosi 2.77V.

Układ stosowany jest jako zasilacz we wzmacniaczach fonii w telefonach komórkowych i urządzeniach przenośnych.

Układ posiada zabezpieczenie termiczne i zabezpieczenie przed zwarcie na wyjściu oraz układ miękkiego startu.

Jeżeli stosowany jest dzielnik napięcia wyjściowego R1, R2, to napięcie wyjściowe wyraża się wzorem:

$$V_{out} = 1.244 \times (1+R1/R2).$$

Jeżeli napięcie wyjściowe jest podawane bezpośrednio do wyprowadzenia SET, napięcie wyjściowe wyraża się wzorem:

$$V_{out} = V_{ref} = 1.244V$$

### Stabilizator LDO z elementów dyskretnych

Jest bardzo wiele scalonych stabilizatorów LDO. Alternatywą dla układów scalonych może być stabilizator LDO zbudowany z elementów dyskretnych. Stabilizator taki przedstawiono na rysunku 5.

Poniżej podano kilka wskazówek dotyczących doboru elementów stabilizatora.

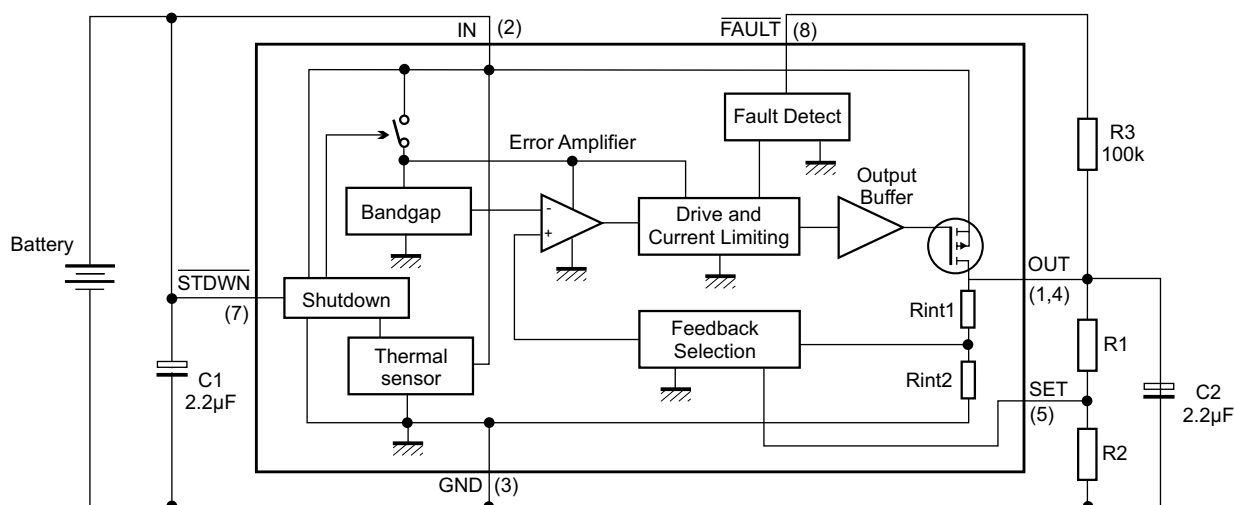
- dioda Zenera D1 stanowi źródło napięcia referencyjnego. Powinna ona być bardzo dobrej jakości i mieć wartość poniżej wymaganego napięcia wyjściowego stabilizatora. Napięcie wyjściowe wyraża się wzorem:

$$V_{out} = V_d \times (R4+R3) / R3,$$

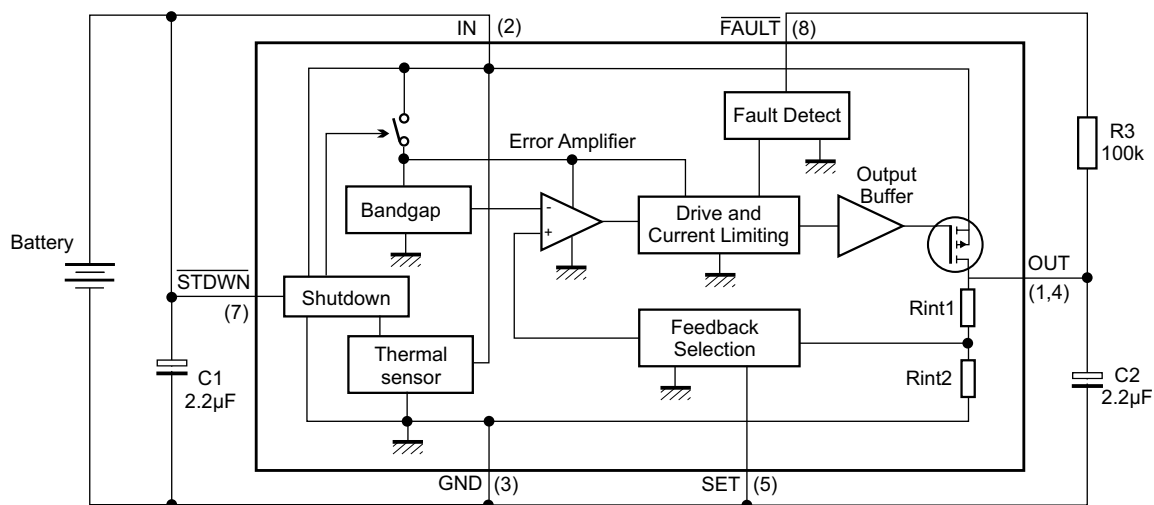
gdzie:  $V_d$  jest napięciem diody Zenera.

- Rezystor R1 jest dobrany tak, aby dioda D1 miała jak najmniejsze zmiany napięcia przy zmianie napięcia wejściowego. Rezystancja R1 nie jest wartością kry-

a) Układ z regulowanym napięciem wyjściowym



b) Układ ze stałym wyjściowym 2.77V



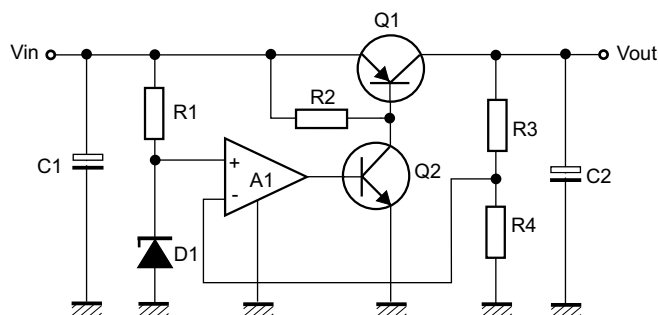
Rys.4. Schemat aplikacyjny układu  
a) napięcie wyjściowe regulowane  
b) napięcie wyjściowe 2.77V

tyczną, a jej wartość powinna być możliwie duża, aby zminimalizować straty mocy.

- Wartość napięcia wyjściowego jest ustalana wartościami rezystorów R3 i R4. Ich wartość powinna być duża, aby zminimalizować straty mocy, ale dużo

mniejsza od rezystancji wejściowej wzmacniacza operacyjnego.

- Tranzystor Q1 musi mieć małe napięcie nasycenia  $V_{ce}$  i duże wzmocnienie  $h_{fe}$ . Prąd kolektora tranzystora Q1 powinien być większy niż maksymalny prąd obciążenia stabilizatora.
- Tranzystor Q1 musi mieć małe napięcie nasycenia  $V_{ce}$ , gdy napięcie wyjściowe ze stabilizatora jest małe. W przypadku dużych napięć wyjściowych wartość napięcia  $V_{ce}$  tranzystora Q2 nie jest krytyczna.
- Rezystor R2 powinien być tak dobrany, aby tranzystor Q2 był zawsze włączony, gdy stabilizator nie jest obciążony. Napięcie na rezystorze R2 jest równe napięciu  $V_{be}$  tranzystora Q1.
- Wzmacniacz operacyjny A1 powinien mieć dużą impedancję wejściową i duże wzmocnienie. Napięcie wyjściowe wzmacniacza musi spadać poniżej napięcia  $V_{be}$  tranzystora Q2. ■



Rys.5. Stabilizator LDO z elementów dyskretnych